

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.



(19)

(11) Publication number: **03235371**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **02031204**(51) Int'l. Cl.: **H01L 31/04**(22) Application date: **10.02.90**

(30) Priority:

(43) Date of application
publication: **21.10.91**(84) Designated contracting
states:(71) Applicant: **SUMITOMO ELECTRIC IND LTD**(72) Inventor: **KIMURA HIROYA
SHIMAZU MITSURU**

(74) Representative:

**(54) MANUFACTURE OF
TANDEM TYPE SOLAR
BATTERY**

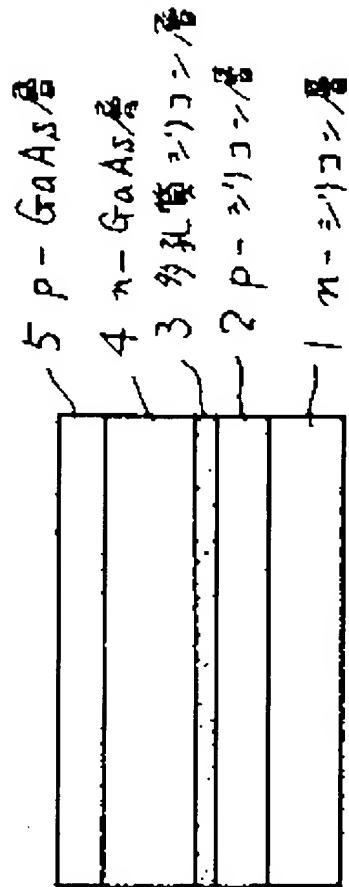
(57) Abstract:

PURPOSE: To enable a solar battery of III-V group semiconductor developing less lattice defects on a silicon substrate to be formed for increasing the photoelectric conversion efficiency by making the surface of the silicon substrate porous for a silicon solar battery.

CONSTITUTION: A single crystal silicon solar battery is composed of an n-silicon layer 1 and a p-silicon layer 2. Next, the substrate surface of said solar battery is anodized in fluoric acid solution making the surface porous to form a porous silicon layer 3. Next, an n-GaAs layer 4 and a p-GaAs layer 5 are formed on the layer 3 to manufacture the title tandem type solar battery. The photoelectric conversion efficiency of this solar battery is measured to be 27% so that the higher conversion efficiency than that of 24% of the solar battery formed by conventional process may be attained. That is, a compound semiconductor subject to less transposition and residual stress can be grown by making the topmost

surface of a silicon substrate porous thereby enabling a high performance solar battery to be manufactured.

COPYRIGHT: (C)1991,JPO&Japio



⑯ 公開特許公報 (A) 平3-235371

⑮ Int. Cl.⁵
H 01 L 31/04

識別記号

庁内整理番号

⑯ 公開 平成3年(1991)10月21日

7522-5F H 01 L 31/04
7522-5FY
E

審査請求 未請求 請求項の数 5. (全3頁)

⑤ 発明の名称 タンデム型太陽電池の製造方法

⑦ 特願 平2-31204

⑧ 出願 平2(1990)2月10日

⑨ 発明者 木村 浩也 兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会社伊丹製作所内

⑩ 発明者 嶋津 充 兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会社伊丹製作所内

⑪ 出願人 住友電気工業株式会社 大阪府大阪市中央区北浜4丁目5番33号

⑫ 代理人 弁理士 深見 久郎 外2名

明細書

1. 発明の名称

タンデム型太陽電池の製造方法

2. 特許請求の範囲

(1) シリコン太陽電池として機能するn層およびp層が形成されたシリコン基板の表面を多孔質化する工程と、

前記多孔質化したシリコン基板の表面上にⅢ-V族化合物半導体の太陽電池を形成する工程とを備える、タンデム型太陽電池の製造方法。

(2) 前記多孔質化する工程が、フッ酸溶液中で陽極化成法により多孔質化する工程を含む、請求項1に記載のタンデム型太陽電池の製造方法。

(3) 前記Ⅲ-V族化合物半導体の太陽電池がGaAs層を含む、請求項1に記載のタンデム型太陽電池の製造方法。

(4) 前記Ⅲ-V族化合物半導体の太陽電池がGaAs層およびAlGaAs層を含む、請求項1に記載のタンデム型太陽電池の製造方法。

(5) 前記Ⅲ-V族化合物半導体の太陽電池が、

GaAs層および2種以上のAl組成を有するAlGaAs層を含む、請求項1に記載のタンデム型太陽電池の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

この発明はタンデム型太陽電池の製造方法に関するものであり、特にシリコン太陽電池の上にⅢ-V族化合物半導体の太陽電池を積み重ねたタンデム型太陽電池の製造方法に関するものである。

[従来の技術]

単位面積当たり高い光電変換効率を示す太陽電池としては、異なる禁制帯幅を有する太陽電池を積み重ねたタンデム型太陽電池がある。このような太陽電池としては、GaAs系太陽電池の上にAlGaAs系太陽電池を積層したタンデム型太陽電池が知られている。

[発明が解決しようとする課題]

しかしながら、このような従来のタンデム型太陽電池は、たとえば宇宙空間で使用する太陽電池のように単位面積当たり非常に高い変換効率が要

求される太陽電池としては、変換効率が低く未だ不十分なものであった。より高い変換効率を示すものとして、シリコン太陽電池の上に、たとえば GaAs のような III-V 族化合物半導体太陽電池を積み重ねたものは、予想される変換効率として 38% であることが報告されている。しかしながら、このような電池構造では、シリコン基板の上に異種材料である化合物半導体を成長させる必要があり、良好な結晶を得るためにには通常の成長方法と異なった条件および方法が必要となる。たとえば GaAs をシリコン基板上に成長させる場合には、オフアングルのシリコン基板を用いたり、シリコン基板の温度でのサーマルクリーニングや低温成長層を含んだ 2段階成長法等が行われている。

さらに、中間緩衝層の導入や亜超光子層の導入、成長中における熱サイクル法、および成長後における熱アニール法等の方法が検討されており、これららの方法によって結晶性は若干改善されてきてはいるが、やはり未だ不十分である。たとえば、

μm から数百 μm の厚みで行なうことができる。また多孔質化した部分の孔径は、たとえば 20~300 Å 程度の大きさとなる。

シリコン基板の上に積み重ねる III-V 族化合物半導体としては、たとえば、GaAs、および GaP および InP などのような 2 元系の化合物半導体や、AlGaAs、AlGaP、InAlAs、InAlP、GaAsP および GaInP などのような 3 元系の化合物半導体などを選ぶことができる。またこれらの複数を積層させたものでもよい。

【発明の作用効果】

多孔質化されたシリコン基板の表面には、たとえば 20~300 Å の無数の孔が形成されており、この上に成長する化合物半導体は、孔に架橋した形態で成長し、格子定数が異なっても、格子不整合による歪みを緩和しながら成長させることができるので、ミスフィット転位の導入を防止することができる。このような多孔質化されたシリコン基板表面上での成長は、たとえば伊藤利道、加藤

転位密度を例にとると、LEC 法の GaAs 基板は 10^4 cm^{-2} 程度であるのに対し、シリコン基板上に成長した GaAs の場合には、 $1 \times 10^6 \text{ cm}^{-2}$ であり、かなり高い値を示している。

この発明の目的は、このような従来の問題点を解消し、シリコン太陽電池となるシリコン基板上に、格子欠陥の少ない III-V 族化合物半導体の太陽電池を形成することのできる方法を提供することにある。

【課題を解決するための手段】

この発明のタンデム型太陽電池の製造方法は、シリコン太陽電池として機能する n 層および p 層が形成されたシリコン基板の表面を多孔質化する工程と、多孔質化したシリコン基板の表面上に III-V 族化合物半導体の太陽電池を形成する工程とを備えている。

シリコン基板の表面を多孔質化する方法としては、たとえばフッ酸溶液中で陽極化成法により多孔質化する方法がある。多孔質化する層の厚みは、特に限定されるものではないが、たとえば 0. 数

剛久、応用物理 57 (1988) 1710 に報告されている。

さらに、多孔質化されたシリコンは通常のシリコンに比べ、ヤング率が約 10 分の 1 というように柔軟性に富んでいる。このことは K. Barla, R. Herrino, G. Bomchil, J. C. Pfister および A. Freund, J. Cryst. Growth 68 (1984) 727 に報告されている。このため III-V 族化合物半導体とシリコンという熱膨脹係数が大きく異なる組合せであっても、2つの物質間の歪みを多孔質層の部分で吸収することができるため、化合物半導体層の転位や残留応力を大幅に低減することができる。

したがって、シリコン基板の最表面を多孔質化しておくことにより、転位や残留応力の少ない化合物半導体を成長させることができるので、より高性能な太陽電池を作製することができる。

【実施例】

第 1 図は、この発明の一実施例を示す断面図で

ある。第1図を参照して、単結晶シリコン太陽電池は、n-シリコン層1およびp-シリコン層2から構成されている。この単結晶シリコン太陽電池の基板の表面をフッ酸溶液中で陽極化成法により多孔質化し、多孔質シリコン層3を形成した。この多孔質シリコン層3の上にn-GaAs層4およびp-GaAs層5を形成した。このようにして得られた太陽電池について光電変換効率を測定したところ、27%であった。一方従来の方法に従い、多孔質シリコン層3を形成させずに直接シリコン基板上にGaAs層を成長させた太陽電池の光電変換効率は24%であった。

第2図は、この発明の他の実施例を示す断面図である。第2図を参照して、単結晶シリコン太陽電池となるシリコン基板はn-シリコン層11およびp-シリコン層12の表面を、上記の実施例と同様にフッ酸溶液中で陽極化成法により多孔質化し、多孔質シリコン層13を形成した。この多孔質シリコン層13の上に順次n-GaAs層14、p

-GaAs層15、n-Al_{0.3}Ga_{0.7}As層16、p-Al_{0.3}Ga_{0.7}As層17、n-Al_{0.6}Ga_{0.4}As層18、p-Al_{0.6}Ga_{0.4}As層19を成長させ、単結晶シリコン太陽電池の上に3つの太陽電池を積み重ねた。この太陽電池の光電変換率を測定したところ32%であった。

一方比較として、p-シリコン層12の表面を多孔質化することなく、直接GaAs太陽電池、Al_{0.3}Ga_{0.7}As太陽電池およびAl_{0.6}Ga_{0.4}As太陽電池を積層した太陽電池の光電変換率を測定したところ29%であった。

以上のことから明らかなようにこの発明に従う実施例の太陽電池は、いずれも高い光電変換効率を示し、高性能な太陽電池であることが明らかとなった。

4. 図面の簡単な説明

第1図は、この発明の一実施例を示す断面図である。

第2図は、この発明の他の実施例を示す断面図

である。

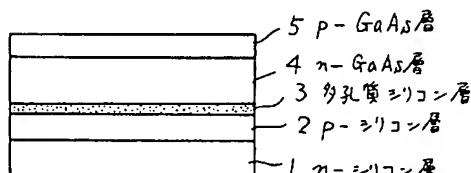
図において、1, 11はn-シリコン層、2, 12はp-シリコン層、3, 13は多孔質シリコン層、4, 14はn-GaAs層、5, 15はp-GaAs層、16はn-Al_{0.3}Ga_{0.7}As層、17はp-Al_{0.3}Ga_{0.7}As層、18はn-Al_{0.6}Ga_{0.4}As層、19はp-Al_{0.6}Ga_{0.4}As層を示す。

特許出願人 住友電気工業株式会社

代理人 弁理士 深見久郎

(ほか2名)

第1図



第2図

